



Docket No.: 492322013500
(PATENT)

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:
Michiru SENDA et al.

Application No.: 10/625,843

Confirmation No.: 8933

Filed: July 24, 2003

Art Unit: N/A

For: DISPLAY DEVICE

Examiner: Not Yet Assigned

SUBMISSION OF CERTIFIED FOREIGN PRIORITY DOCUMENT

U.S. Patent and Trademark Office
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

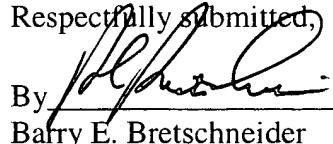
Applicants hereby claim priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

Country	Application No.	Date
Japan	2002-216674	July 25, 2002

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: June 21, 2004

Respectfully submitted,

By 
Barry E. Bretschneider

Registration No.: 28,055
MORRISON & FOERSTER LLP
1650 Tysons Blvd, Suite 300
McLean, Virginia 22102
(703) 760-7743

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。
This is to certify that the annexed is a true copy of the following application as filed
with this Office

出願年月日
Date of Application: 2002年 7月25日

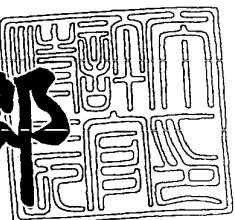
出願番号
Application Number: 特願2002-216674
[ST.10/C]: [JP2002-216674]

出願人
Applicant(s): 三洋電機株式会社

2003年 6月13日

特許庁長官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3046383

【書類名】 特許願

【整理番号】 KHB1020036

【提出日】 平成14年 7月25日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/133

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

【氏名】 千田 みちる

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代表者】 桑野 幸徳

【代理人】

【識別番号】 100107906

【弁理士】

【氏名又は名称】 須藤 克彦

【電話番号】 0276-30-3151

【選任した代理人】

【識別番号】 100091605

【弁理士】

【氏名又は名称】 岡田 敬

【手数料の表示】

【予納台帳番号】 077770

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

特2002-216674

【包括委任状番号】 9904682

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示装置

【特許請求の範囲】

【請求項1】 複数の画素部を備える表示装置であつて、各画素部にシリアル転送されるデジタル映像信号をパラレル信号に変換するシリアル・パラレル変換部と、各画素部内に設けられ、前記パラレル信号をアナログ映像信号に変換するDA変換部と、このアナログ映像信号が供給される画素電極と、を備えることを特徴とする表示装置。

【請求項2】 前記シリアル・パラレル変換部は、シリアル転送されるデジタル映像信号が供給されるドレイン信号線と、このドレイン信号線に接続された複数の画素選択トランジスタと、各々の画素選択トランジスタのゲートに前記デジタル映像信号を所定のタイミングでサンプリングするためのサンプリングパルスを供給するシフトレジスタと、を有することを特徴とする請求項1に記載の表示装置。

【請求項3】 前記DA変換部は、前記画素電極と重み付けされた容量比を持って容量結合された複数の容量電極と、デジタル映像信号に応じて周期的なクロック信号を前記複数の容量電極に供給するクロック供給部と、を有することを特徴とする請求項1に記載の表示装置。

【請求項4】 前記複数の容量電極の面積は、デジタル映像信号の各ビットに対応して重み付けされていることを特徴とする請求項3に記載の表示装置。

【請求項5】 外部からシリアル転送されて来るデジタル映像信号が供給されるドレイン信号線と、このドレイン信号線に接続された複数の画素選択トランジスタと、各々の画素選択トランジスタのゲートにデジタル映像信号を所定のタイミングでサンプリングするためサンプリングパルスを供給するシフトレジスタと、前記複数の画素選択トランジスタを通してパラレル変換されたデジタル映像信号を保持するデータ保持部と、複数の画素部毎に設けられた画素電極と、該画素電極と重み付けされた容量比を持って容量結合された複数の容量電極と、前記信号保持部に保持されたデジタル映像信号に応じて周期的なクロック信号を前記複数の容量電極に供給するクロック供給部と、を備えることを特徴とする表示裝

置。

【請求項6】 前記複数の容量電極の面積は、デジタル映像信号の各ビットに対応して重み付けされていることを特徴とする請求項5に記載の表示装置。

【請求項7】 前記データ保持部はデータを保持するための容量を有することを特徴とする請求項5又は6に記載の表示装置。

【請求項8】 前記データ保持部はスタティック型メモリ回路から成ることを特徴とする請求項5又は6に記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は表示装置に関し、特にデジタル映像信号をアナログ映像信号に変換するDA変換部を備えた表示装置に関する。

【0002】

【従来の技術】

近年、携帯可能な表示装置、例えば携帯テレビ、携帯電話等が市場ニーズとして要求されている。かかる要求に応じて表示装置の小型化、軽量化、省消費電力化に対応すべく研究開発が盛んに行われている。

【0003】

図10に従来例に係る液晶表示装置の一表示画素の回路構成図を示す。絶縁性基板（不図示）上に、ゲート信号線51、ドレイン信号線61とが交差して形成されており、その交差部近傍に両信号線51、61に接続された画素選択薄膜トランジスタ72が設けられている。以下、薄膜トランジスタをTFTと略す。画素選択TFT72のソース11sは液晶21の表示電極80に接続されている。

【0004】

また、表示電極80の電圧を1フィールド期間、保持するための補助容量85が設けられており、この補助容量85の一方の端子86は画素選択TFT72のソース11sに接続され、他方の電極87には各表示画素に共通の電位が印加されている。

【0005】

ここで、ゲート信号線51に走査信号（Hレベル）が印加されると、画素選択TFT72はオン状態となり、ドレイン信号線61からアナログ映像信号が表示電極80に伝達されると共に、補助容量85に保持される。表示電極80に印加された映像信号電圧が液晶21に印加され、その電圧に応じて液晶21が配向することにより液晶表示を得ることができる。したがって、動画像、静止画像に関係なく液晶表示を行うことができる。

【0006】

ところで、ドレイン信号線61に入力されるアナログ映像信号は、入力デジタル映像信号をDA変換器によりデジタル・アナログ変換して得られる。従来、表示パネル内部にDA変換器を内蔵する液晶表示装置においては、画素周辺部のドライバ回路に近接してDA変換器を配置していた。

【0007】

【発明が解決しようとする課題】

しかしながら、従来の液晶表示装置では、ドライバ回路に近接してDA変換器が配置されていたため、画素部の周辺回路が複雑になり、表示パネルの額縁面積が増加するという問題があった。特に、階調電圧を外部から入力する場合、端子数が階調の数だけ増加してしまう。

【0008】

また、DA変換器によって変換されたアナログデータを、画素選択TFT72を通して画素部に書き込むため、その（最大振幅電圧+V_{th}）以上の電圧を走査信号として供給しなければならない。V_{th}は画素選択TFT72のしきい値電圧である。このため、液晶表示装置の低電圧化及び低消費電力化を行うことが困難であった。

【0009】

【課題を解決するための手段】

本発明の表示装置は、複数の画素部を備える表示装置であって、各画素部にシリアル転送されるデジタル映像信号をパラレル信号に変換するシリアル・パラレル変換部と、各画素部内に設けられ、前記パラレル信号をアナログ映像信号に変換するDA変換部と、このアナログ映像信号が供給される画素電極と、を備える

ことを特徴とする。

【0010】

かかる構成によれば、DA変換部を画素部内に設けたので、画素部の周辺回路の構成が簡単になり、その分表示パネルの額縁面積を低減することができる。また、デジタル映像信号を外部から各画素部にシリアル転送し、このデジタル映像信号をシリアル・パラレル変換した後、DA変換するように構成したので、デジタル映像信号をパラレル転送する場合に比べて、データ転送のための配線の数が削減され、各画素部に占める配線面積も縮小される結果、多階調、高精細の表示装置を得ることができる。

【0011】

【発明の実施の形態】

次に、本発明の第1の実施形態に係る表示装置について図面を参照しながら説明する。図1はこの液晶表示装置の回路図である。図において、簡単のため一つの画素部のみを示しているが、実際にはこの画素部が行列上に複数配置されている。

【0012】

ドレインドライバ（不図示）からデジタル映像信号がシリアル転送され、トランスマッショングート1を通して、ドレン信号線2に供給される。トランスマッショングート1は制御クロックCP及び*CP（CPの反転クロック）によってオンオフが制御されている。

【0013】

画素選択トランジスタGT0～GT3のドRAINは、各ドレン信号線2に共通に接続されている。画素選択トランジスタGT0～GT3の各ゲートにはデジタル映像信号を所定のタイミングでサンプリングするためサンプリングパルスSP0～SP3がそれぞれ供給されている。

【0014】

このサンプリングパルスSP0～SP3は、シフトレジスタSRによって作成される。シフトレジスタSRは、シフトクロックCLK及び*CLK (*CLKはCLKの反転クロック) が印加されたクロックド・インバータ111, 112及

びインバータ113によって構成することができる。このシフトレジスタSRは入力クロックAPをシフトクロックCLK及び*CLKに応じて順次シフトし、シフトレジスタの各段より、サンプリングパルスSP0～SP3が得られる。

【0015】

画素選択トランジスタGT0～GT3の各ソースには画素選択トランジスタGT0～GT3を通して書き込まれたデジタル映像信号の各ビットデータを保持するための容量CS0～CS3が接続されている。

【0016】

容量CS0～CS3に保持された各ビットデータは、次段に設けられたクロック供給用トランジスタST0～ST3のゲートに供給される。クロック供給用トランジスタST0～ST3のソースにはピクセル信号(Pixel Signal、周期的なクロック)が供給されている。そして、クロック供給用トランジスタST0～ST3のドレインには、画素電極19と容量結合した容量電極41, 42, 43, 44に接続されている。

【0017】

したがって、画素電極19と容量電極41, 42, 43, 44の間には容量C0, C1, C2, C3が形成されている。画素電極19と対向電極32の間には液晶21が封入されている。

【0018】

すなわち、クロック供給用トランジスタST0～ST3は、ドレイン信号線2から画素選択トランジスタGT0～GT3を通して容量CS0～CS3に保持されたデジタル映像信号に応じてオンオフする。例えば、クロック供給用トランジスタST0がオンすると、ピクセル信号がクロック供給用トランジスタST0を通して容量電極41に印加される。これにより、画素電極19にはクロックの電圧振幅VP-P及び容量値C0に応じた電圧変化ΔVが生じる。

$$\Delta V = C_0 \cdot VP-P / (CLC + C_0) \quad \dots \dots \quad (1)$$

ここで、CLCは画素電極19と対向電極32との間の容量値である。したがって、容量C0, C1, C2, C3をデジタル映像信号のビットに対応させて重み付けをすれば、このデジタル映像信号をアナログ変換した電圧を画素電極19に供給す

ることができる。

【0019】

上記 ΔV は一般的には次式で表すことができる。

$$\Delta V = \Sigma C \cdot VP - P / (CLC + \Sigma C) \dots \dots \dots (2)$$

$$\Sigma C = n_0 \cdot C_0 + n_1 \cdot C_1 + n_2 \cdot C_2 + n_3 \cdot C_3 \dots \dots \dots (3)$$

(n_0, n_1, n_2, n_3)はデジタル映像信号データであり、各ビットは「1」または「0」である。ここで、各結合容量は例えば、 $C_1 = 2 C_0$, $C_2 = 2^2 C_0$, $C_3 = 2^3 C_0$ となるように対向面積若しくは電極間距離が設定され、容量値の重み付けされている。

【0020】

なお、画素電極19にリセット信号を供給するリセット用トランジスタRTが設けられている。これにより、後述するように液晶21に対して交互に反転電圧を加える反転駆動方式を実現することができる。

【0021】

次に、上述した構成の液晶表示装置の動作について図面を参照しながら説明する。

【0022】

図3及び図4に、液晶表示装置のタイミング図を示す。まず図3を参照して、シリアル・パラレル変換の動作について説明する。制御クロックCPがハイに立ち上がると、トランスマッショングート1がオンし、デジタル映像信号Dataがトランスマッショングート1を通って、ドレイン信号線2にシリアルデータとして時系列的に供給される。デジタル映像信号Dataの各ビットデータは、サンプリングパルスSP0~SP3によってサンプリングされ、画素選択トランジスタGT0~GT3を通してパラレルデータに変換されて容量CS0~CS3に保持される。図3の例では、(1, 0, 1, 0)の4ビットのデジタル映像信号Dataが保持される。

【0023】

次に、パラレル変換後のAD変換動作について説明する。ピクセル信号は、トランジスタST0~ST3を介して容量電極41~44に供給される信号であり、

所定の周期で0Vと3Vとを繰り返す。リセット制御信号は、リセット用トランジスタRTのゲートに供給される信号である。リセット制御信号は、ピクセル信号が反転する直前にハイになるパルス信号である。対向電極32は例えば3Vの直流レベルに固定されている。

【0024】

いま、ドレイン信号線2に供給されたシリアルのデジタル映像信号が、上述のシリアル・パラレル変換動作により、例えば4ビットのパラレル信号(1, 0, 0, 0,)に変換されるとする。すると、画素選択トランジスタGT0～GT3を通して容量CS0～CS3のうち、「1」のデータが供給されるCS0が充電され、CS1～CS3が放電されて、(1, 0, 0, 0)のデータが保持される。これにより、クロック供給用トランジスタST0がオン、ST1～ST3がオフとなり、ピクセル信号がクロック供給用トランジスタST0を通して容量電極41に印加される。

【0025】

ピクセル信号が0Vから3Vに変化すると、容量電極41は画素電極19と容量結合しているので、画素電極19の電圧は、対向電極32と同じ電位の3Vから、容量電極41と画素電極19の容量値に応じた電位△V0だけ上昇する。同様に、4ビットの他のデータが入力されれば、各ビットの「1」「0」に応じてトランジスタST0～ST3がオン、オフし、画素電極19の電位は4ビットのデジタル映像信号に応じた電位となる。4ビットのデジタル映像信号は、容量CS0～CS3に保持される。これら容量CS0～CS3に充電された電荷がトランジスタのリーク等によって放電され、トランジスタST0～ST3のしきい値よりも低くなると、データとして消失されるので、その前にデータをリフレッシュする必要がある。

【0026】

このように、容量CS0～CS3を有するデータ保持部にデータを保持することによって、静止画を表示する際に、データ保持部のリフレッシュに必要な最低限の周波数までフレームレートを低下させることができるので、表示装置の消費電力を削減することができる。また、従来のようにドライバ周辺部にDACを設け

ず、画素内に容量結合によってD A Cを内蔵させたので、表示装置の額縁をより狭くすることができる。

【0027】

次に、リセット信号が「H」になると、リセット用トランジスタR Tがオンし、画素電極1 9の電圧を対向電極3 2の電位と等しい電位、即ち3 Vにリセットする。リセット信号が「L」に戻った後、ピクセル信号が3 Vから0 Vに変化する。これにより、画素電極1 9の電圧は容量結合により3 Vから△V0だけ下降する。このように、画素電極1 9の電圧は対向電極3 2に対して反転するようにならざるを得ないので、液晶2 1の劣化を招くことなく駆動することができる。

【0028】

データ保持部のリフレッシュ周期は、ピクセル信号の周期と全く同期させず、独立した周期とすることができる。それぞれデータ保持部のリフレッシュの必要性と、液晶の劣化を考慮したピクセル信号の反転必要性とを満たす範囲で、それぞれ最も遅い周期に設定すれば、より消費電力を削減することができて好適である。ただし、データのリフレッシュによって回路動作すると、回路内の配線同士の寄生容量などによって画像にノイズが生じる恐れがあるため、それぞれの周期をできるだけ遅く設定しつつ、両者を同期させるのが最も好適である。

【0029】

図5に、液晶表示装置の他のタイミング図を示す。この図についても、パラレル変換後のA D変換動作のタイミングを示している。この場合では、対向電極3 2は交流駆動されている。ピクセル信号は基準クロックを分周し、それを遅延させて作成され、0 Vと3 Vの電圧振幅を有している。対向電極3 2とピクセル信号とは、位相のずれがある。

【0030】

また、リセット用トランジスタR Tは、リセット制御信号に応じて、画素電極1 9の電圧をリセット信号# 1またはリセット信号# 2の信号レベルにリセットする。図においては、リセット信号# 1が選択された場合を示している。リセット信号# 1は、対向電極より先行し、リセット制御信号がハイになる直前もしくは同時に変動する信号である。今、対向電極が0 Vであり、リセット制御信号が

ハイになると、画素電極は、2Vにリセットされる。

【0031】

そして、リセット制御信号がロウに戻り、ピクセル信号が反転して0Vとなると、容量電極41～44と画素電極との容量結合により、画素電極の電位が2Vから△V下がる。以下同様に、このタイミング図から明らかなように、画素電極19は対向電極32に対して交互に反転するように駆動される。

【0032】

次に、本発明の第2の実施形態に係る表示装置について図面を参照しながら説明する。図6は、第2の実施形態に係る表示装置の回路図である。図において、簡単のため一つの画素部のみを示しているが、実際の表示装置ではこの画素部が行列上に複数配置されている。また、第1の実施形態を説明した図1と同一の構成部分については同一符号を付し、その説明を省略する。

【0033】

本実施形態では、第1の実施形態におけるデータ保持用の容量CS0～CS3に代えて、スタティック型メモリ回路5～8を設けた点が大きく異なっている。スタティック型メモリ回路5～8は、正帰還された2つのインバータ回路によって構成することができる。第1の実施形態では、データ保持にリフレッシュ動作が必要であったが、本実施形態では、スタティック型メモリ回路であるので、データの保持をより確実に行うことができる。また、静止画表示する際、外部回路や各ドライバ回路を止めて、データ保持部に保持されたデータを表示すれば良いので、第1の実施形態に比較して、さらに低消費電力とすることができる。ただし、第1の実施形態に比較して素子数が多く、回路が複雑で、必要な面積も大きくなる。なお、この表示装置の動作については第1の実施形態と同様であるため説明を省略する。

【0034】

次に、本発明の反射型液晶表示装置への適用例について説明する。反射型液晶表示装置のデバイス構造について図7を参照しながら説明する。

【0035】

図7に示すように、一方の絶縁性基板10上に、多結晶シリコンから成り島化

された半導体層11上にゲート絶縁膜12が形成されている。半導体層11の上方には、ゲート絶縁膜12を介在してゲート電極13が形成される。ゲート電極13の両側に位置する下層の半導体層11には、ソース11s及びドレイン11dが形成されている。このような構造の薄膜トランジスタは、画素選択トランジスタG T0～G T3やリセット用トランジスタR Tに用いられる。この図では、リセット用トランジスタR Tに対応させて描かれている。

【0036】

ゲート電極13及びゲート絶縁膜12上には層間絶縁膜14が堆積され、そのドレイン11dに対応した位置にコンタクトホール15が形成されており、そのコンタクトホール15を介してドレイン11dはドレイン電極16に接続されている。また、ソース11sは層間絶縁膜14上に設けた平坦化絶縁膜17に設けたコンタクトホール18も介して画素電極19に接続されている。また、薄膜トランジスタと離れて層間絶縁膜14上にアルミニウム(A1)等から成る容量電極41, 42, 43が形成されており、上方の画素電極19と容量結合することにより、容量C1, C2, C3が形成される。

【0037】

平坦化絶縁膜17上に形成された各画素電極19はアルミニウム(A1)等の反射材料から成っている。各画素電極19及び平坦化絶縁膜17上には液晶21を配向するポリイミド等から成る配向膜20が形成されている。

【0038】

他方の絶縁性基板30上には、赤(R)、緑(G)、青(B)の各色を呈するカラーフィルタ、ITO(Indium Tin Oxide)等の透明導電性膜から成る対向電極32、及び液晶21を配向する配向膜33が順に形成されている。カラー表示としない場合にはカラーフィルタは不要である。

【0039】

こうして形成された一対の絶縁性基板10, 30の周辺を接着性シール材によって接着し、それによって形成された空隙に液晶21を充填して、反射型液晶表示装置が完成する。

【0040】

図8は反射型液晶表示装置の他のデバイス構造を示す図である。この構造では、画素電極19は層間絶縁膜14上に設けた電極19Aに、平坦化絶縁膜17に設けられたコンタクトホール18Aを介して接続される。そして、ゲート絶縁膜12上に容量電極41, 42, 43が形成される。これにより、容量電極41, 42, 43は電極19Aを介して画素電極19と容量結合される。

【0041】

次に、本発明の第3の実施形態に係る表示装置について図面を参照しながら説明する。図9は、第3の実施形態に係る表示装置の回路図である。図において、簡単のため一つの画素部のみを示しているが、実際の表示装置ではこの画素部が行列上に複数配置されている。また、第1の実施形態を説明した図1と同一の構成部分については同一符号を付し、その説明を省略する。

【0042】

本実施形態は、本発明をエレクトロルミネッセンス表示装置に適用した例である。各画素に設けられた浮遊電極45と複数の容量電極41～44とが容量結合し、浮遊電極45の電位を変動させる点は、上記第1, 2の実施形態と同様である。さらに、EL駆動トランジスタ46、定電流源47、EL素子48を有する。EL素子48は、素子に流れる電流の大きさに応じた輝度で発光する発光素子である。本実施形態において、浮遊電極45は、EL駆動トランジスタ46のゲートに接続されている。EL駆動トランジスタは、浮遊電極45の電位に応じて導電率が変化するようにしきい値が設定され、浮遊電極45の電位に応じた大きな電流が定電流源47からEL素子48に供給され、それに応じた輝度でEL素子48が発光する。もちろん、EL素子48をLEDなど、その他の発光素子に置換することで、電流駆動型の表示装置に容易に適用することができる。

【0043】

【発明の効果】

本発明の表示装置によれば、画素部にデジタル映像信号をアナログ映像信号に変換するDA変換器を設けたので、画素部の周辺回路の構成が簡単になり、その分額縁の面積を低減することができる。また、デジタル映像信号を外部から各画素部にシリアル転送し、このデジタル映像信号をシリアル・パラレル変換した後

、DA変換するように構成したので、デジタル映像信号をパラレル転送する場合に比べて、データ転送のための配線の数が削減され、各画素部に占める配線面積も縮小される結果、多階調、高精細の表示装置を得ることができる。

【図面の簡単な説明】

【図1】

本発明の第1の実施形態に係る液晶表示装置を示す回路構成図である。

【図2】

図1のシフトレジスタSRの回路図である。

【図3】

本発明の第1の実施形態に係る液晶表示装置の動作を説明するタイミング図である。

【図4】

本発明の第1の実施形態に係る液晶表示装置の動作を説明するタイミング図である。

【図5】

本発明の第1の実施形態に係る液晶表示装置の動作を説明する他のタイミング図である。

【図6】

本発明の第2の実施形態に係る液晶表示装置を示す回路構成図である。

【図7】

反射型液晶表示装置のデバイス構造を示す断面図である。

【図8】

反射型液晶表示装置の他のデバイス構造を示す断面図である。

【図9】

本発明の第3の実施形態に係るエレクトロルミネッセンス表示装置を示す回路構成図である。

【図10】

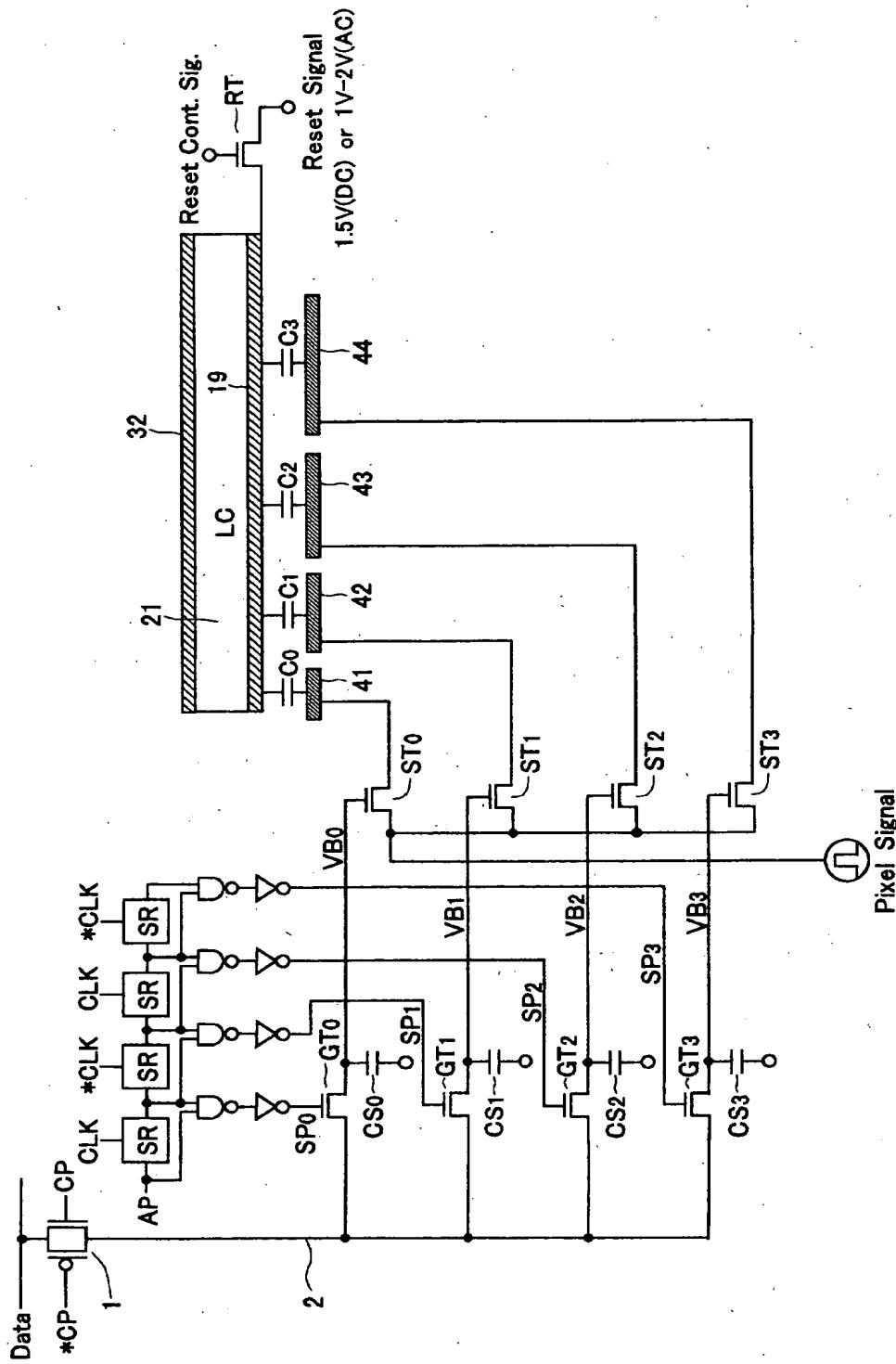
従来例に係る液晶表示装置の他の回路構成図である。

【符号の説明】

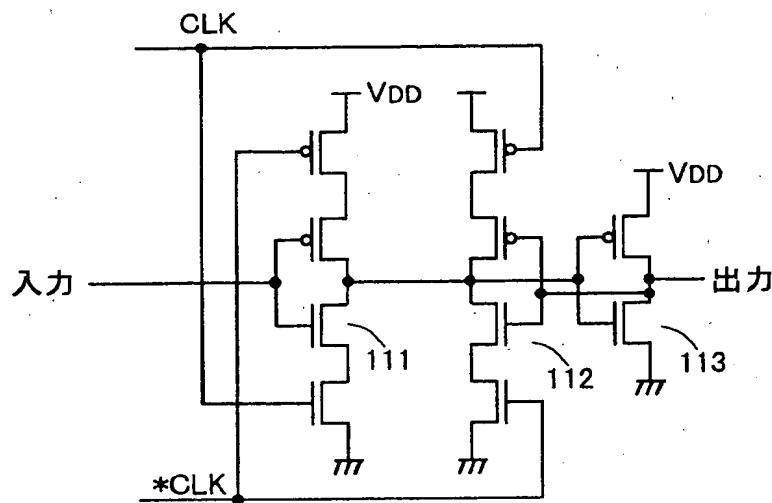
- 1 トランスマッショングート
- 2 ドレイン信号線
- 5~8 スタティック型メモリ回路
- 19 画素電極
- 21 液晶
- 32 対向電極
- 41~44 容量電極
- SR シフトレジスタ
- C0~C3 容量
- CS0~CS3 容量
- GT0~GT3 画素選択トランジスタ
- RT リセット用トランジスタ
- ST0~ST3 クロック供給用トランジスタ

【書類名】 図面

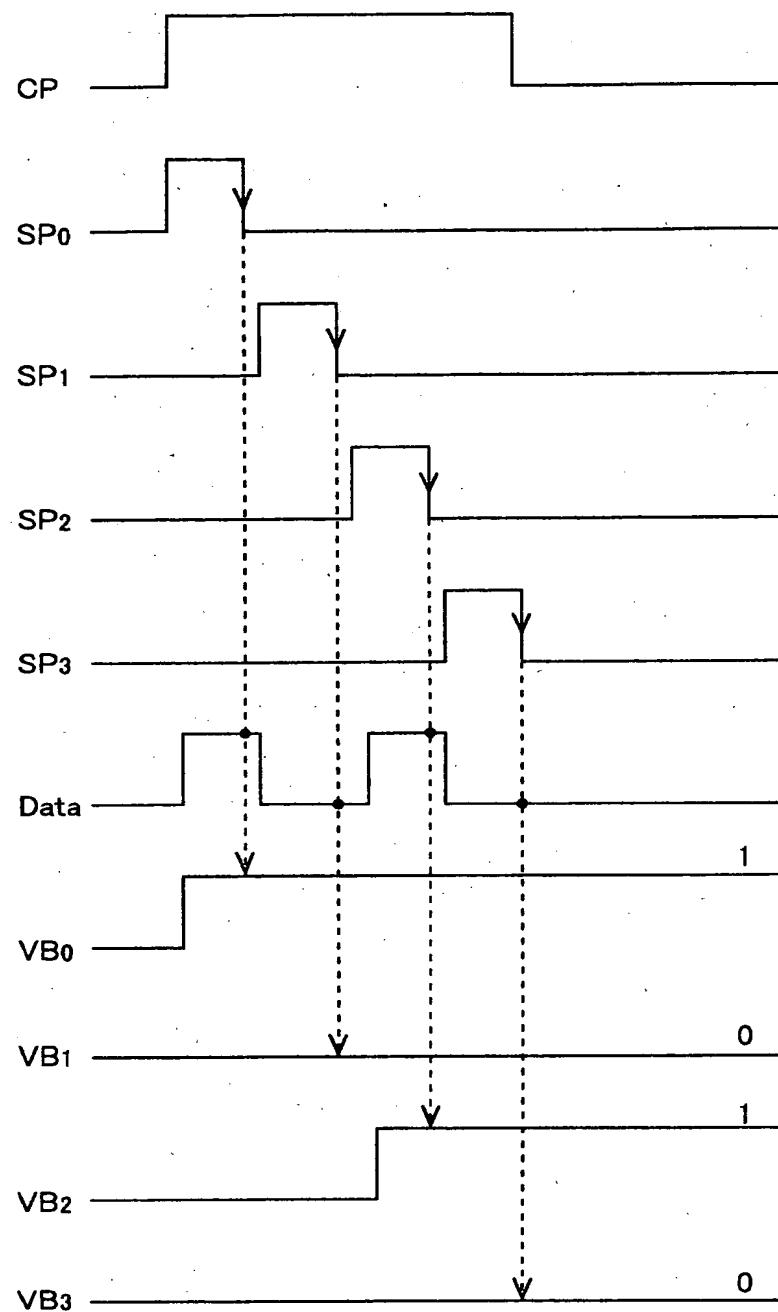
【図1】



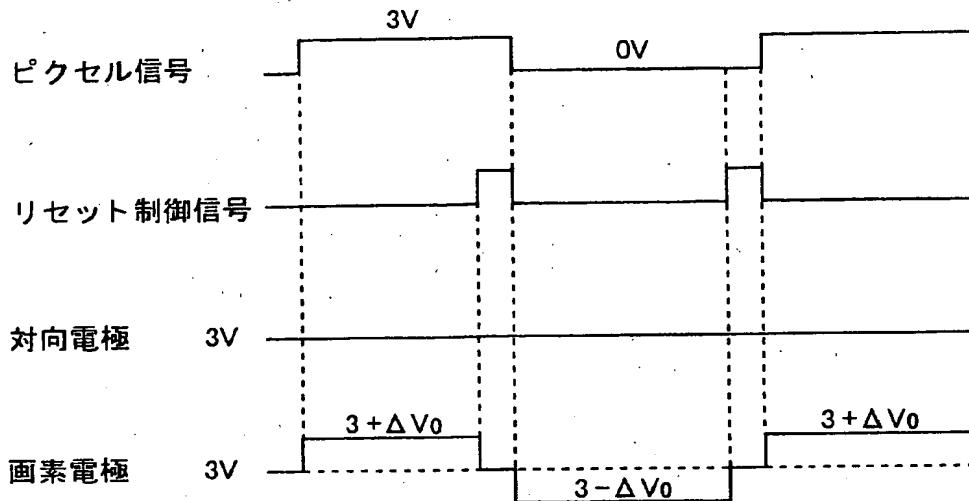
【図2】



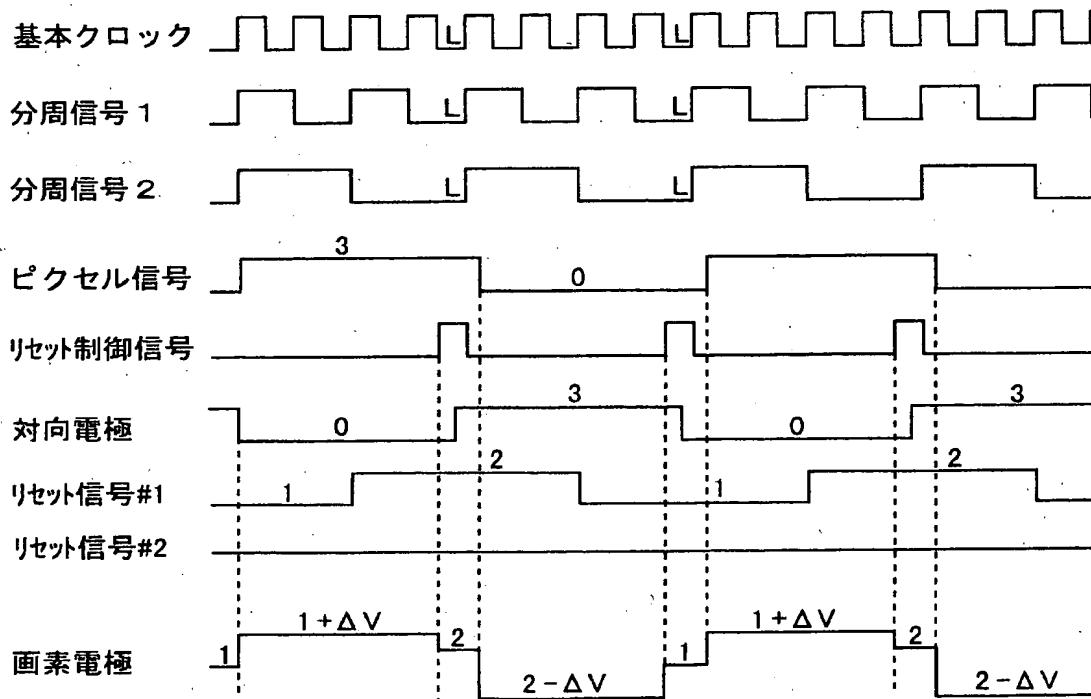
【図3】



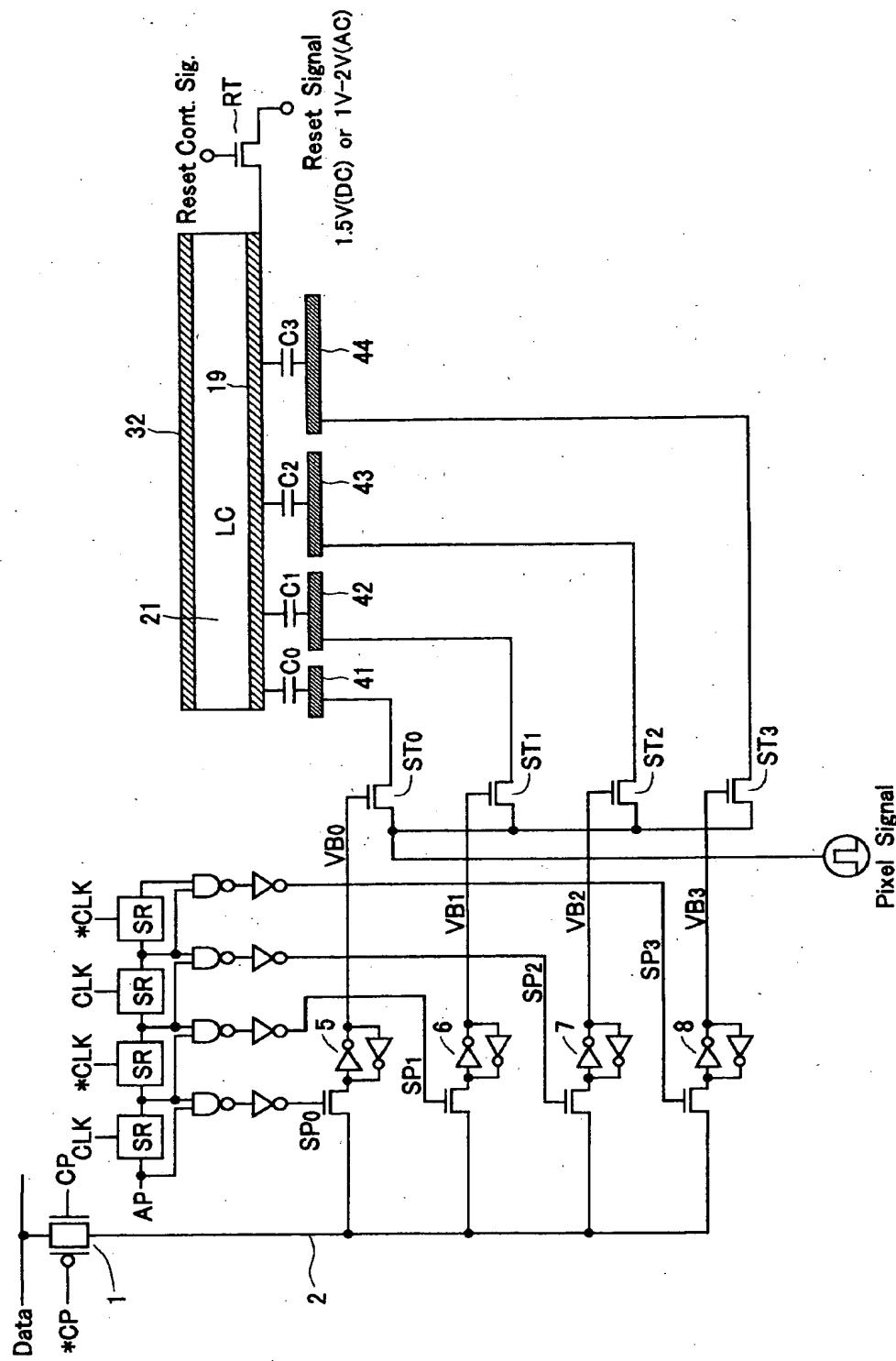
【図4】



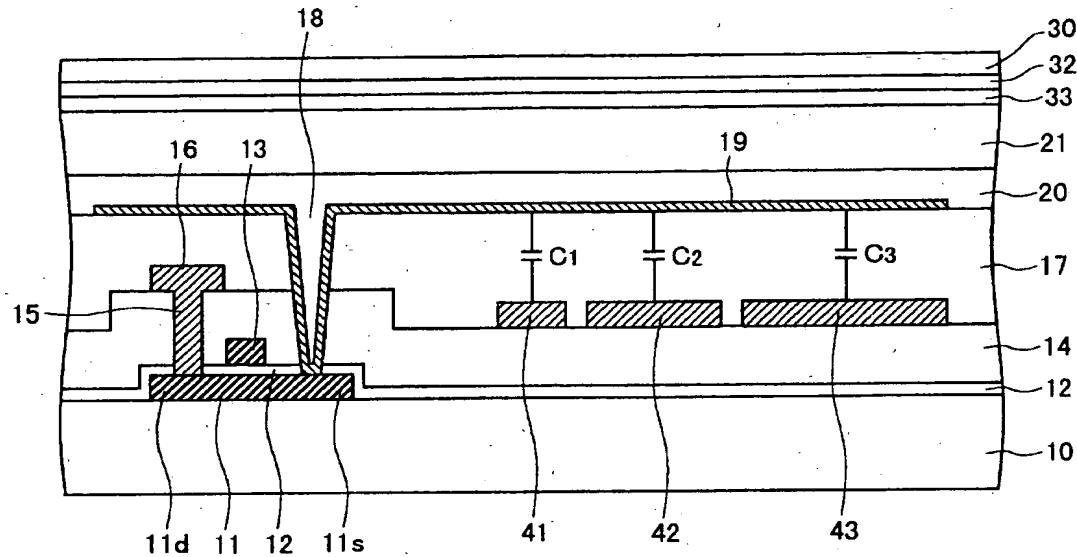
【図5】



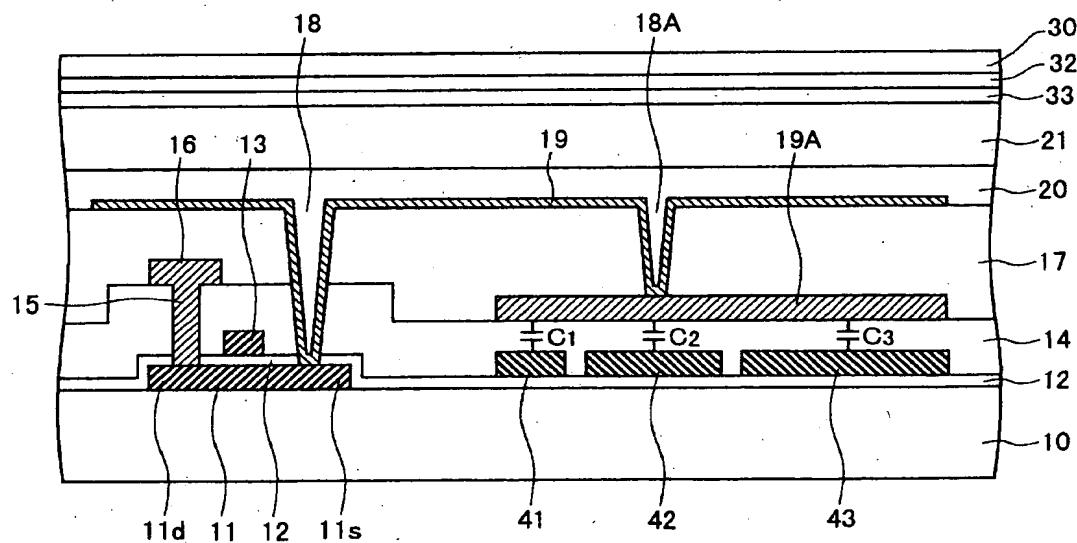
【図6】



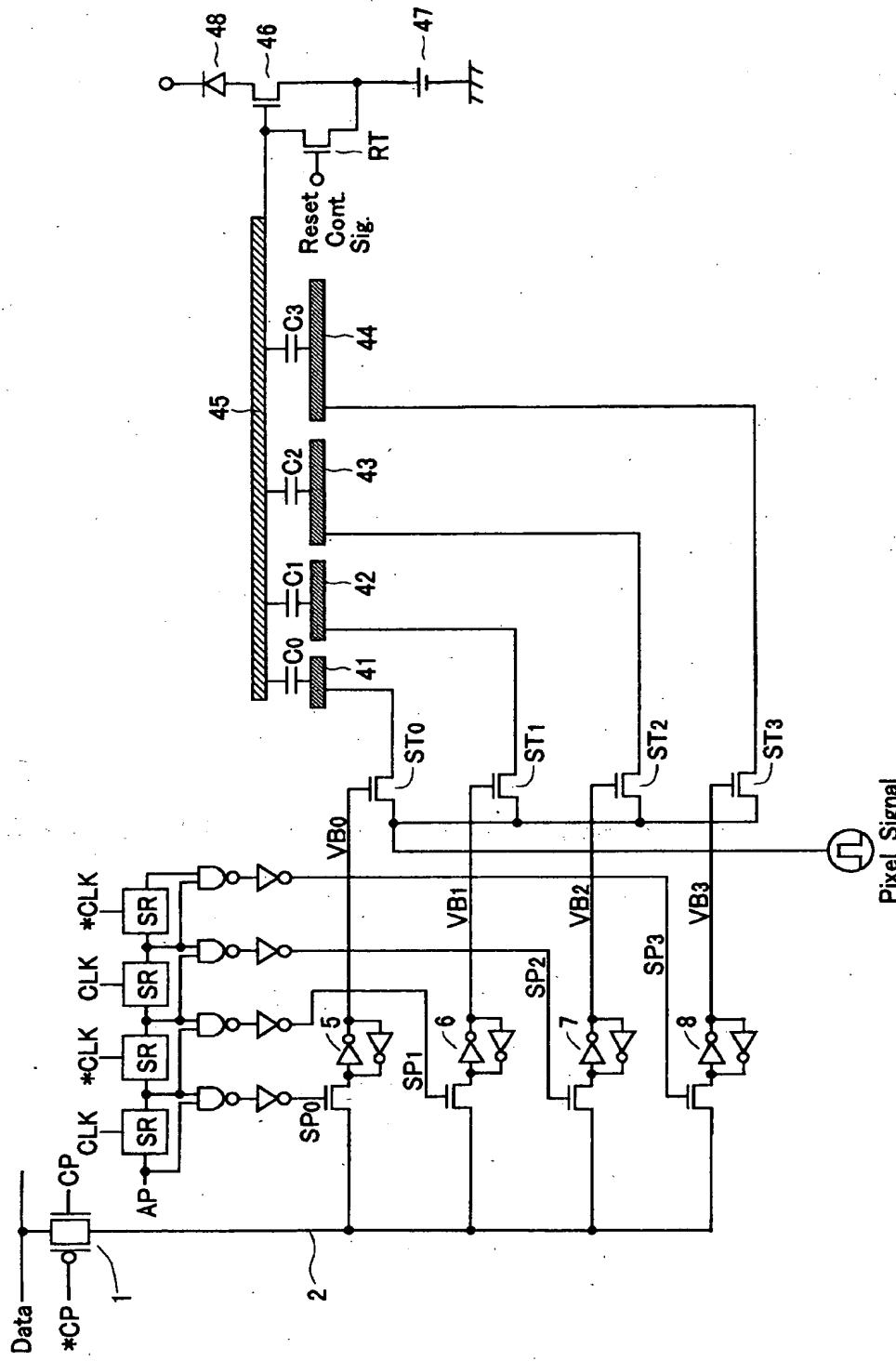
【図7】



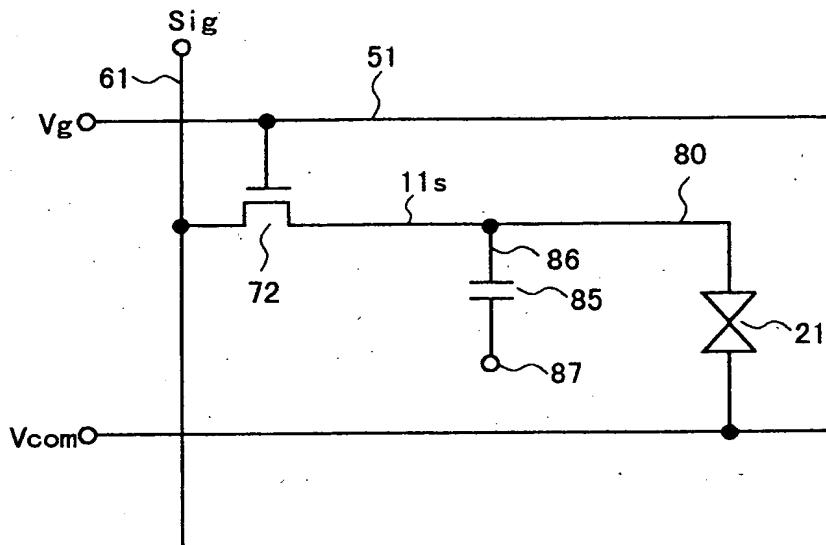
【図8】



【図9】



【図10】



【書類名】 要約書

【要約】

【課題】 画素部の周辺回路の構成を簡単にし、その分パネルの額縁面積を低減すると共に、配線数を低減する。

【解決手段】 ドレイン信号線2を通して、デジタル映像信号を各画素部にシリアル転送する。このデジタル映像信号を画素選択トランジスタGT0～GT3でサンプリングして、シリアル・パラレル変換した後、DA変換部でアナログ映像信号に変換する。このDA変換部は、画素電極19と重み付けされた容量比を持って容量結合された複数の容量電極41～44と、デジタル映像信号に応じて周期的なクロック信号を複数の容量電極41～44に供給するクロック供給部とから成る。そのアナログ映像信号は画素電極19に印加される。

【選択図】 図1

【書類名】 手続補正書

【整理番号】 KHB1020036

【あて先】 特許庁長官殿

【事件の表示】

【出願番号】 特願2002-216674

【補正をする者】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代表者】 桑野 幸徳

【代理人】

【識別番号】 100107906

【弁理士】

【氏名又は名称】 須藤 克彦

【電話番号】 0276-30-3151

【手続補正 1】

【補正対象書類名】 特許願

【補正対象項目名】 発明者

【補正方法】 変更

【補正の内容】

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

【氏名】 千田 みちる

【発明者】

【住所又は居所】 鳥取県鳥取市南吉方3丁目201番地 鳥取三洋電機株式会社内

【氏名】 秋間 勇夫

【その他】 発明者の欄の記載に誤記がありましたので、補正します。
（誤記の理由）特許願作成時の錯誤により、共同発明

者である「秋間 勇夫」に関する事項の記載漏れを生じ
た為です。

【プルーフの要否】 要

認定・付加情報

特許出願の番号	特願2002-216674
受付番号	50201139158
書類名	手続補正書
担当官	田中 則子 7067
作成日	平成14年10月10日

<認定情報・付加情報>

【提出日】 平成14年 8月 1日

次頁無

【書類名】 手続補正書（方式）

【整理番号】 9999999999

【提出日】 平成14年 8月26日

【あて先】 特許庁長官 殿

【事件の表示】

【出願番号】 特願2002-216674

【補正をする者】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代表者】 桑野 幸徳

【代理人】

【識別番号】 100107906

【弁理士】

【氏名又は名称】 須藤 克彦

【連絡先】 電話 0276-30-3151

【発送番号】 070143

【手続補正 1】

【補正対象書類名】 手続補正書

【補正対象項目名】 証明書

【補正方法】 追加

【補正の内容】

【提出物件の目録】

【物件名】 発明者相互の宣誓書 2

(B)20201640170



宣誓書

平成14年8月20日

私こと、千田みちるは、以下の通り宣誓致します。

記

私は、特願2002-216674号に係る発明について、秋間 勇太 氏と共同で発明したことに相違ありません。

住所又は居所 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

氏名

千田 みちる(印)

2

宣誓書

平成14年 8月 22 日

私こと、秋間 勇夫は、以下の通り宣誓致します。

記

私は、特願2002-216674号に係る発明について、千田 みちる 氏と共に
同で発明したことに相違ありません。

住所又は居所 烏取県鳥取市南吉方3丁目201号 鳥取三洋電機株式会社内

氏名 秋間 勇夫



平成14年8月27日差出



【書類名】 手続補正書（方式）
 【整理番号】 KHB1020036H
 【提出日】 平成14年8月26日
 【あて先】 特許庁長官 殿 (B)20201640170
 【事件の表示】
 【出願番号】 特願2002-216674号
 【補正をする者】
 【識別番号】 000001889
 【氏名又は名称】 三洋電機株式会社
 【代表者】 桑野 幸徳
 【代理人】
 【識別番号】 100107906
 【弁理士】
 【氏名又は名称】 須藤 克彦
 【連絡先】 電話0276-30-3151
 【発送番号】 070143
 【手続補正】
 【補正対象書類名】 手続補正書
 【補正対象項目名】 証明書
 【補正方法】 追加
 【補正の内容】
 【提出物件の目録】
 【物件名】 発明者相互の宣誓書 2

認定・付加情報

特許出願の番号	特願2002-216674
受付番号	20201640170
書類名	手続補正書（方式）
担当官	田中 則子 7067
作成日	平成14年10月10日

<認定情報・付加情報>

【提出日】 平成14年 8月27日

【提出された物件の記事】

【提出物件名】 発明者相互の宣誓書 1

次頁無

出願人履歴情報

識別番号 [000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号

氏 名 三洋電機株式会社